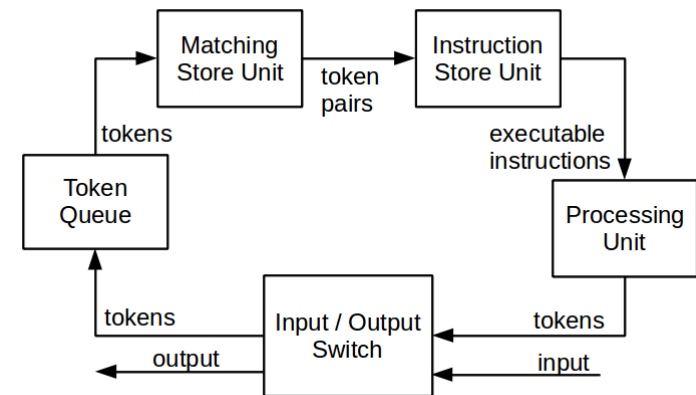


Generación de hardware descrito como flujo de datos

Descripción

El modelo de flujo de datos se basa en un conjunto de elementos (actores) que realizan una tarea (acción) únicamente cuando los datos necesarios están disponibles. En este modelo atemporal, la comunicación se realiza gracias al intercambio de tokens entre actores mediante canales FIFO (First In First Out).

En este TFG se propone implementar aceleradores hardware compatibles con un modelo de computación basado en flujo de datos. Para ello, se emplearán descripciones de alto nivel (RVC-CAL) en las que sólo se especificarán las acciones y los tokens que intercambia cada uno de los actores y que, mediante un conjunto de herramientas (ORCC, PREESM), acaben dando lugar a circuitos digitales que puedan ser implementados en lógica reconfigurable.



Oferta para: GITI

Coordinador(es): Eduardo de la Torre

e-mail de contacto: eduardo.delatorre@upm.es